

ASIGNATURA	Modelado y Síntesis de Sistemas Electrónicos Digitales	FECHA	Marzo 2019
APELLIDOS, NOMBRE			

Cuestión 1

Dado el siguiente código VHDL

```

architecture rtl of c1 is
--
signal cnt,CEROS: std_logic_vector (4 downto 0);
signal din : std_logic_vector(15 downto 0);
----
begin
  process (DIN,cnt)
    variable max : std_logic_vector (4 downto 0);
  begin
    cnt      <= (others => '0');
    max      := (others => '0');
    for j in DIN'range loop
      if DIN(j) = '0' then
        cnt  <= cnt+1;
        if max < cnt then
          max := cnt;
        end if;
      else
        cnt  := (others => '0');
      end if;
    end loop;  -- j
    CEROS <= (max);
  end process;

```

Indicar, razonadamente qué errores se cometen en el proceso anterior, así como los problemas que pueden presentar.

(15 ptos)

Cuestión 2

A un sistema digital le llega un dato A de 6 bits y proporciona un dato S que es igual a A siempre que este se corresponda con un código correcto, en caso contrario todos los bits de S permanecerán a 0. Se considera un dato correcto de A a aquel que tenga dos bits consecutivos a 1 y el resto a 0. Por ejemplo, los códigos 001100, 110000 se consideran códigos correctos, mientras que 010000 o 101100 son incorrectos.

Crear el código VHDL sintetizable que modele el sistema anterior.

(30 ptos)

Cuestión 3

Un contador Johnson es aquel que genera una secuencia periódica en la que para cada valor, sólo hay activa una de las salidas. Por ejemplo, para 4 bits, y salidas activas a nivel **alto**, la secuencia seguida será: 0001, 0010, 0100, 1000, 0001...

Crear el código VHDL sintetizable de un contador Johnson de 8 bits. El sistema dispone de una entrada POL que controla el valor con el que se activan las salidas: si POL=1 el nivel activo es el 1 y el 0 en caso contrario. Con otra entrada SENT se controla el sentido en el que se va activando las salidas: con SENT=1 se activan de izquierda a derecha y de derecha a izquierda si vale 0. Además, se dispone de una entrada de inicialización INI, que mientras se encuentre activada (nivel alto) la salida permanece en su valor inicial (00000001 ó 11111110, dependiendo del valor de POL).

(30 ptos)

Cuestión 4

Generar el código que permita simular el circuito de la cuestión anterior. Se deberán verificar todas las opciones de funcionamiento

(25 ptos)